

PUBLICATION NUMBER : 03295189
 PUBLICATION DATE : 26-12-91

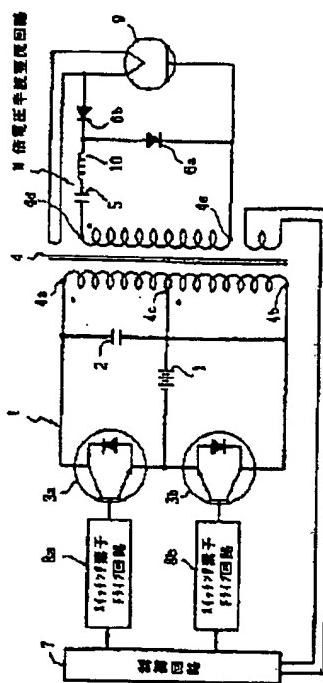
APPLICATION DATE : 28-03-90
 APPLICATION NUMBER : 02079557

APPLICANT : SHARP CORP;

INVENTOR : KODAMA HIROICHI;

INT.CL. : H05B 6/68 F24C 7/02

TITLE : DRIVE CIRCUIT FOR INVERTER
 MICROWAVE OVEN



ABSTRACT : PURPOSE: To obtain an inexpensive and compact drive circuit of an inverter microwave oven which uses a low-voltage DC power source for the power source and has a very small switching loss by providing a control circuit transiting a power transistor when the level of the resonance voltage wave-form applied across the connector and emitter of the power transistor becomes zero.

CONSTITUTION: When a power transistor 3a is turned on, a current flows in a high-voltage diode 6b, a high-voltage choke coil 10, a double voltage capacitor 5, one end 4d of the secondary winding of a booster transformer 4, the other end 4e of the secondary winding, and the closed loop of a magnetron 9 in the secondary circuit of the booster transformer 4, and electric energy is fed to the magnetron 9. When the circuit is resonated so that the 1/2 periods of the resonance frequencies of the voltage wave-forms applied across the collectors and emitters of the power transistors 3a, 3b are made nearly equal to the on-periods of the power transistors 3a, 3b, the cross area of the current and voltage at the time of transition becomes nearly zero, no transition loss is generated at the time of on/off switching of the power transistors 3a, 3b, and the switching loss can be reduced.

COPYRIGHT: (C)1991,JPO&Japio

⑫ 公開特許公報 (A)

平3-295189

⑬ Int. Cl.

H-05 B 6/68
F 24 C 7/02

識別記号

320 A
355 Z

府内整理番号

8815-3K
7153-3L

⑭ 公開 平成3年(1991)12月26日

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 インバータ電子レンジの駆動回路

⑯ 特 願 平2-79557

⑰ 出 願 平2(1990)3月28日

⑮ 発明者 岡本光央 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
 内

⑯ 発明者 小玉博一 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
 内

⑰ 出願人 シャープ株式会社
 ⑯ 代理人 弁理士青山葵 大阪府大阪市阿倍野区長池町22番22号
 外1名

明細書

1. 発明の名称

インバータ電子レンジの駆動回路

2. 特許請求の範囲

(1) 直流をスイッチングする2つのパワートランジスタを有するブッシュブル電圧型インバータと、

上記インバータから交流がセンタータップを有する1次側巻線に供給される昇圧用トランスと、
 上記昇圧用トランスの1次側巻線の両端に接続された共振用コンデンサと、

上記昇圧用トランスの2次側巻線に接続され、マグネットロンに電力を供給する倍電圧整流回路と、
 上記パワートランジスタのコレクタとエミッタ間に印加される共振電圧波形のレベルの略零時に、
 上記パワートランジスタをオンからオフ、オフからオンに遷移させる制御回路を備えることを特徴とするインバータ電子レンジの駆動回路。

(2) 請求項1に記載のインバータ電子レンジの駆動回路において、上記制御回路は、上記2つ

のパワートランジスタを、その2つのパワートランジスタが同時にオフの期間を有し、かつ、上記電圧共振波形の2分の1周期がデュティサイクルとなるように、交互にオンさせるようになっていふことを特徴とするインバータ電子レンジの駆動回路。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は、直流低電圧電源用のインバータ電子レンジの駆動回路に関するものである。

<従来の技術>

近年、通常は商用交流電源で使用される電気・電子機器であつて、屋外で使用可能な機器が各種開発されている。屋外での使用に際しては、電気・電子機器を自動車用蓄電池等の12V、24Vの低電圧直流電源で駆動する必要がある。そして、現在広く利用されているインバータ電子レンジにおいても屋外での使用が試みられている。

従来の典型的なインバータ電子レンジの構成を第6図に示す。このインバータ電子レンジでは商

用電源(100V、50/60Hz)から得られた交流電力は整流回路で直流電力に変換される。この直流電力は一石共振型インバータ回路で高周波化され、昇圧用トランスで昇圧される。トランスの出力は倍電圧全波整流回路で整流され、マグネットロンの駆動に利用される。

上記従来のインバータ電子レンジを低電圧直流電源で使用する場合には、第7図に示すように、低電圧直流電源とインバータ電子レンジとの間にDC/ACインバータを設け、低電圧直流電源の出力をDC/ACインバータによって商用交流電源と同じ100V、50/60Hzの交流電力に変換し、この交流電力でインバータ電子レンジを作動させていた。

〈発明が解決しようとする課題〉

上述したようにインバータ電子レンジを低電圧直流電源で使用する場合、DC/ACインバータを使用してインバータ電子レンジに入力する方法では、DC/ACインバータとインバータ電子レンジのインバータ回路とで二度の電力変換が行な

従来のDC/ACインバータを用いずに、低電圧直流電源から簡単な安価なスイッチング素子を用いて直接に高周波電力発生用のマグネットロンを効率よく駆動できるものである。すなわち、本発明のインバータ電子レンジの駆動回路は、直流をスイッチングする2つのパワートランジスタを有するブッシュブル電圧型インバータと、上記インバータから交流がセンタータップを有する1次側巻線に供給される昇圧用トランスと、上記昇圧用トランスの1次側巻線の両端に接続された共振用コンデンサと、上記昇圧用トランスの2次側巻線に接続され、マグネットロンに電力を供給する倍電圧整流回路と、上記パワートランジスタのコレクタとエミッタ間に印加される共振電圧波形のレベルの略零時に、上記パワートランジスタをオンからオフ、オフからオンに遷移させる制御回路を備えることを特徴としている。

また、上記制御回路は、上記2つのパワートランジスタを、その2つのパワートランジスタが同時にオフの期間を有し、かつ、上記電圧共振波形

われるため、電力の利用率が極めて低くなるという問題がある。また、2個のインバータを必要とすることから電源回路のコストも高くなる。さらに、自動車用蓄電池等の直流電源が小容量である場合には、電力の損失の小さい、すなわち電力利用効率の高い高価なインバータ回路が必要となる。

また、従来のインバータ電子レンジの一石共振形インバータ電源回路に低電圧直流電源を直接に接続するように仕様を変更することは理論的には可能であるが、現状では入手不可能な、あるいは非常に高価な電流容量の大きいインバータ用スイッチング素子が必要となることから、このような解決法は現実的とはいえない。

本発明はこのような現状に鑑みてなされたものであり、その目的とするところは、低電圧直流電源を電源としてスイッチング損失が極めて小さく、しかも安価でかつコンパクトなインバータ電子レンジの駆動回路を提供することにある。

〈課題を解決するための手段〉

本発明のインバータ電子レンジの駆動回路は、

の2分の1周期がデュティサイクルとなるように、交互にオンさせるようになっているのが望ましい。すなわち、共振用コンデンサのキャパシタンス、昇圧用トランスのインダクタンスで定まるパワートランジスタのコレクタ、エミッタ間に印加される電圧共振波形の共振周波数の2分の1周期がパワートランジスタのオン時間に等しくなるように回路定数を設定し、さらに2つのパワートランジスタが同時にオフの期間を有するようにするのが望ましい。

〈作用〉

上記制御回路は、パワートランジスタのコレクタとエミッタ間に印加される共振電圧波形のレベルの略零時に、パワートランジスタを遷移させる。したがって、パワートランジスタのオン時、オフ時におけるスイッチング電圧が零に近づき、スイッチング損失の小さいインバータ電子レンジの駆動回路が実現される。

また、上記制御回路が2つのパワートランジスタが同時にオフの期間を有し、かつ上記電圧共振

波形の2分の1周期がデュティサイクルになるように、上記2つのパワートランジスタを交互にオンさせると、次のように動作する。2つのパワートランジスタを同時にオフした状態(休止期間)から、一方のパワートランジスタをオンすると、昇圧トランスの2次側の倍電圧整流回路の倍電圧コンデンサが充電される。このとき他方のパワートランジスタのコレクタ、エミッタ間に印加される電圧は共振用コンデンサのキャパシタンスと昇圧用トランスのインダクタンスとの正弦波状の共振波形となり、電圧が共振波形の弧に沿って0Vに達したとき、つまり共振周波数の2分の1周期になったとき、オン状態のパワートランジスタをオフする。

次に、両方のパワートランジスタの休止期間の後、他方のパワートランジスタをオンすると、マグネットロンに電気エネルギーが供給される。このとき一方のパワートランジスタのコレクタ、エミッタ間電圧は上と同様正弦波状の共振波形となる。

以上のスイッチング動作において、両パワート

4の2次側からは、マグネットロン9のフィラメント加熱用電源も供給される。上記倍電圧半波整流回路Mは公知の構成を有しており、2個の高圧ダイオード6a、6bと、倍電圧コンデンサ5と、マグネットロン9への入力電流制限用の高圧チョークコイル10を備える。

上記インバータ1のパワートランジスタ3a及び3bのコレクタは昇圧用トランス4の1次巻線の一端4a及び他端4bにそれぞれ接続され、またパワートランジスタ3a及び3bのエミッタ同士が接続され、このパワートランジスタ3a、3bのベースが制御回路7及びスイッチング素子ドライバ回路8a、8bによって駆動されることにより、昇圧用トランス4の1次側を流れる電流が高速にスイッチングされる。上記バイポーラパワートランジスタ3a、3bに代えて、パワーMOSFET、IGBT等のスイッチング素子を用いてもよい。

直流電源1は、その一端がパワートランジスタ3aのエミッタとパワートランジスタ3bのエミッタとの接続点に接続され、他端は昇圧用トラン

ランジスタがオフになる期間を設け、両パワートランジスタを交互にオンしているため、2つのパワートランジスタが同時にオンして短絡状態になるのが防止され、かつパワートランジスタのコレクタ、エミッタ間電圧とコレクタ電流のオーバラップの発生を抑制した低損失なスイッチングができる。

〈実施例〉

以下、本発明を図示の実施例について詳細に説明する。

第1図は本発明の一実施例の回路図である。第1図のインバータ電子レンジの駆動回路は、低電圧直流電源(例えば自動車用蓄電池)1の直流電力を高周波電力に変換するバイポーラパワートランジスタ3a、3bを有するブッシュブル電圧型インバータ1と、このインバータ1からの電圧を昇圧する昇圧用トランス4と、この昇圧トランス4の出力を整流する倍電圧半波整流回路Mを備えており、この倍電圧半波整流回路Mの出力によってマグネットロン9が駆動される。上記昇圧用トラン

4の1次巻線のセンタータップ4cに接続されている。

共振用コンデンサ2は、パワートランジスタ3aのコレクタと昇圧用トランス4の1次側の一端4aとの接続点と、パワートランジスタ3bのコレクタと昇圧用トランス4の他端4bとの接続点の間に接続される。

上記制御回路7の構成を第2図に示す。この制御回路7は、発振回路11と、トグル・フリップ・フロップ12と、鋸歯状波発生回路13と、比較回路14と、ANDゲート15a、15bを備える。上記発振回路11はトグル・フリップ・フロップ12と鋸歯状波発生回路13に接続され、さらに、上記トグル・フリップ・フロップ12は2つのANDゲート15a、15bに、また鋸歯状波発生回路13も比較回路14を介してANDゲート15a、15bに接続されている。

上記トグル・フリップ・フロップ12は発振回路11の出力信号をトリガとして2相分割信号を出力する。上記2相分割信号は2つのANDゲー

ト15a、15bにそれぞれ入力される。一方、発振回路11の発振周波数に同期して鋸歯状波発生回路13から発生された鋸歯状波は比較回路14に入力され、マグネットロン9の出力を決定するスイッチング素子であるパワートランジスタ3a、3bのオン時間の基準値との比較が行なわれ、予め設定されたパワートランジスタ3a、3bのオン時間となるように変調される。このように変調されたパルス幅を有する比較回路14からの出力はANDゲート15a、15bに入力され、上記トグル・フリップ・フロップ12で2相に分割された信号とANDをとることで、2つのパワートランジスタ3a、3bが同時にオフする時間を持ちながら交互に駆動される。

上記ANDゲート15a及び15bの出力はそれぞれスイッチング素子ドライブ回路8a、8bを経て、パワートランジスタ3a及び3bのベースに印加される。ANDゲート15aの出力がハイレベルの時にパワートランジスタ3aはオン状態になる。またANDゲート15bの出力がハイレベル

流れ、倍電圧コンデンサ5が充電される。なお倍電圧コンデンサ5の充電電圧の大きさは倍電圧コンデンサ5の初期電圧とパワートランジスタ3bのオン時間の長さで決まる。

そこで再び前記と同じパワートランジスタ3bをオフすると、2つのパワートランジスタ3a及び3bが同時にオフする期間に移る。

次に、パワートランジスタ3aがオンされると、昇圧用トランス4の2次側回路は高圧ダイオード6b、高圧チョークコイル10、倍電圧コンデンサ5、昇圧用トランス4の2次巻線の一端4d、該2次巻線の他端4e、マグネットロン9の閉ループに電流が流れ、マグネットロン9に電気エネルギーが供給される。ここでマグネットロン9に供給される電力は倍電圧コンデンサ5の電圧とパワートランジスタ3aのオン時間の長さで決まる。以上の動作が繰り返されて、マグネットロン9は高周波電力の発振を続ける。

ここで一般的なパワートランジスタのスイッチング損失は第4図に示す通り、“導通”時に流れる

の時にパワートランジスタ3bはオン状態になる。

上記制御回路7の動作タイミングを第9図に示す。ANDゲート15a及び15bの出力は交互にハイレベルになるので、パワートランジスタ3a及び3bも交互にオン状態になる。ここで、ANDゲート15a及び15bの出力が同時にローレベルになる期間、つまりデッドタイムが存在するよう、スイッチング素子のオン時間の基準値は設定されている。なお上記デッドタイムが存するため、2つのパワートランジスタ3a、3bが同時にオンして短絡状態になるのが防止される。

次に、本実施例の動作を説明する。制御回路7からの出力によって、第5図に示すように、パワートランジスタ3a及び3bが共にオフしている電圧、電流が零レベルの状態からパワートランジスタ3bをオンして、そのコレクタ電流を立ち上げると、昇圧トランス4の2次側回路は倍電圧コンデンサ5、高圧チョークコイル10、高圧ダイオード6a、昇圧用トランス4の2次巻線の一端4e、該2次巻線の他端4dの閉ループに電流が

電流と“断”時にかかる電圧との交叉面積で決まり、遷移損、導通損に区分できる。遷移損はスイッチング素子が“断”から“導通”、“導通”から“断”への遷移時に発生する損失、導通損失はスイッチング素子の“導通”時の順方向降下分による損失で、導通損はスイッチング素子の特性に依存するのに対し、遷移損はスイッチング素子のコレクタ、エミッタ間に印加される電圧波形あるいはコレクタ電流波形の形状で低減可能な損失である。なお、パワートランジストの損失には、さらに“断”時に発生する渦れ電流分による渦れ損があるが極めて小さい。

そこで、上記昇圧用トランス4のインダクタンス、共振用コンデンサ2のキャパシティで定まり、パワートランジスタ3a、3bのコレクタ、エミッタ間に印加される電圧波形の共振周波数の2分の1周期が、パワートランジスタ3a、3bのオン時間に略等しくなるように共振させると、第5図に示すようになり、遷移時における電流と電圧の交叉面積が略零になりパワートランジスタ3a、3b

のオン及びオフへの切替時に発生する遷移損を発生させずに済み、スイッチング損失の低減が図れる。

- 具体的な昇圧用トランジスタ4のインダクタンスと共振用コンデンサ2のキャパシティの設定は以下の通りである。

パワートランジスタの電圧波形の共振周波数Fは次式で示される。

$$F = \frac{1}{2\pi\sqrt{L_p \cdot C_r}}$$

ここで、 L_p :昇圧用トランジスタ4のインダクタンス

C_r :共振用コンデンサ2のキャパシティ

したがって、スイッチング素子のオン時間を T_{on} として

$$T_{on} = \pi\sqrt{L_p \cdot C_r}$$

となるように L_p, C_r の値を設定する。また逆に、 L_p, C_r で定まる共振周波数の周期の2分の1にパワートランジスタのオン時間を設定してもよい。

なお、いずれの場合でも2つのパワートランジ

トランジスタのスイッチング損失を説明する図、第5図は上記実施例のパワートランジスタのスイッチング波形を示す図、第6図は従来のインバータ電子レンジの回路を示すブロック図、第7図は低電圧直流電源を用いて従来のインバータ電子レンジを駆動する方法を示す図である。

- 1…インバータ、M…倍電圧半波整流回路、
- 1…直流電源、2…共振用コンデンサ、
- 3a, 3b…パワートランジスタ、
- 4…昇圧用トランジスタ、5…倍電圧コンデンサ、
- 6a, 6b…高圧ダイオード、7…制御回路、
- 8a, 8b…スイッチング素子ドライブ回路、
- 9…マグネットロン、10…高圧チョークコイル。

特許出願人 シャープ株式会社
代理人 弁理士 青山 葵ほか1名

スタ3a及び3bのオン時間は、昇圧トランジスタ3の偏置防止のため等しく制御する必要がある。

上記実施例では、倍電圧半波整流回路を用いたが、倍電圧全波整流回路を用いてもよい。

〈発明の効果〉

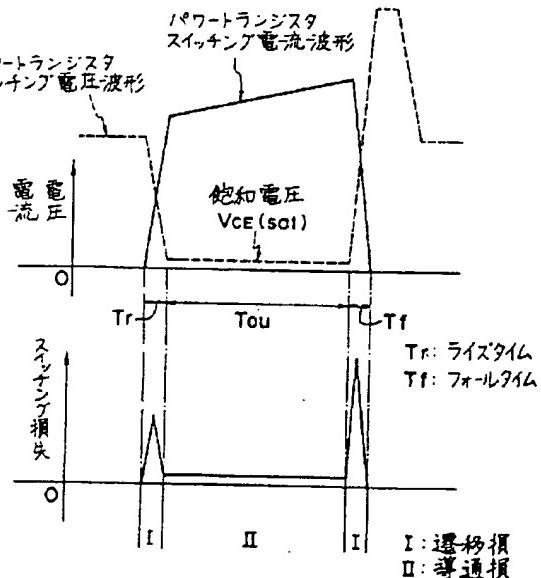
以上のように、本発明によれば、低電圧な直流電源でもパワートランジスタのオン・オフ時のスイッチング損失がほとんど発生せず、かつ安価でコンパクトなインバータ電子レンジの駆動回路が提供できる。さらに、スイッチング損失が低減できることから、周波数が高くでき、したがって、駆動回路の中で最も大きく、しかも重量のある昇圧用トランジスタの小型化、軽量化が可能となる。

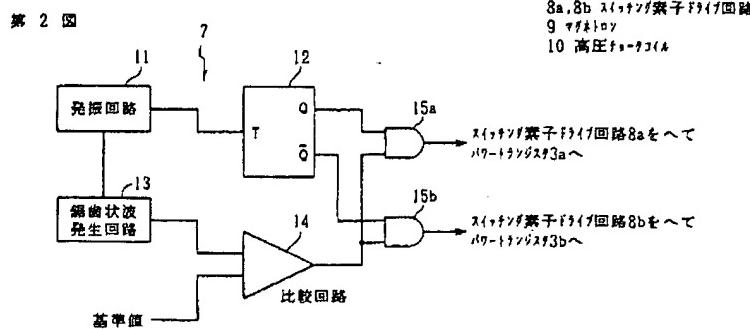
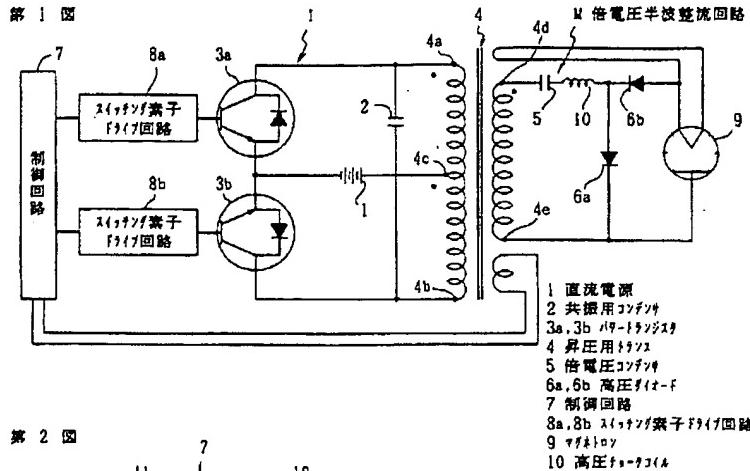
また、本発明によれば、回路構成部品に電流容量の大きい高価な部品を使用する必要もない。

4. 図面の簡単な説明

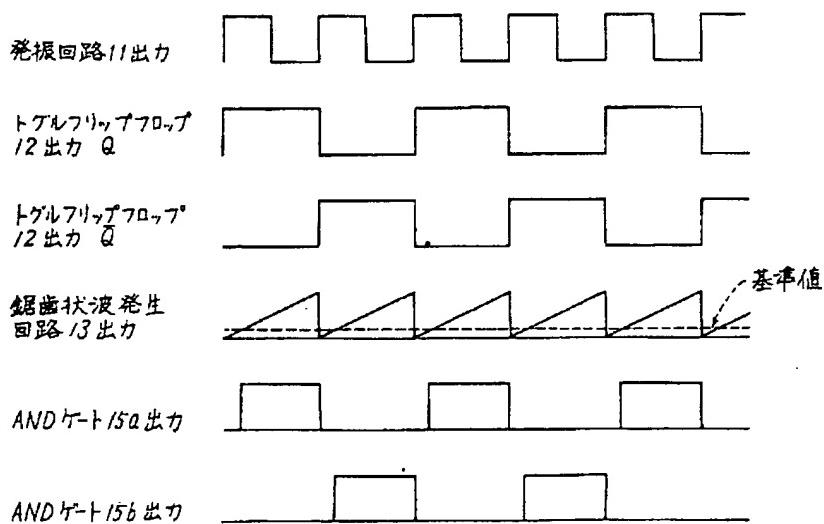
第1図は本発明の一実施例におけるインバータ電子レンジの駆動回路の回路図、第2図はインバータの制御回路のブロック図、第3図は制御回路の各制御信号の波形図、第4図は一般的なパワ

第4図

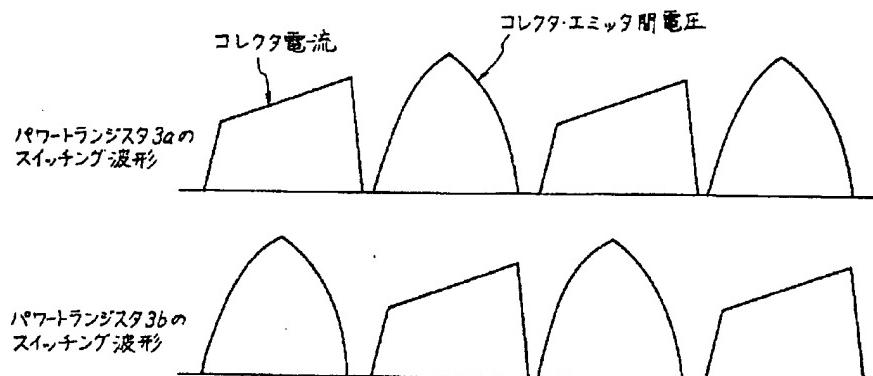




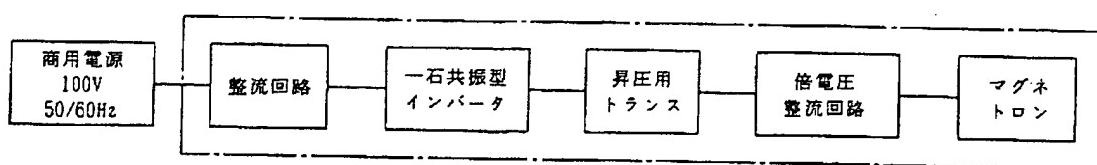
第 3 図



第5図



第6図



第7図

